

Docket No.: GNE518US
ARI.027

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re patent application of

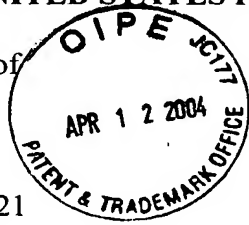
Noboru Morita, et al.

Serial No.: 10/766,921

Filing Date: January 29, 2004

For: METHOD OF FABRICATING SEMICONDUCTOR DEVICE USING
PLASMA-ENHANCED CVD

Honorable Commissioner of Patents
P.O. Box 1450
Alexandria, VA 22313-1450



GROUP ART UNIT: Not Yet Assigned

Examiner: Unknown

SUBMISSION OF PRIORITY DOCUMENT

Sir:

Submitted herewith is a certified copy of Japanese Application Number 2003-024719
filed on January 31, 2003, upon which application the claim for priority is based.

Respectfully submitted,

A handwritten signature in black ink, appearing to read "Sean M. McGinn".

Sean M. McGinn, Esq.
Registration No. 34,386

Date: 4/12/04
McGinn & Gibb, PLLC
Intellectual Property Law
8321 Courthouse Road, Suite 200
Vienna, VA 22182-3817
(703) 761-4100
Customer No. 21254

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 1 月 3 1 日
Date of Application:

出 願 番 号 特 願 2 0 0 3 - 0 2 4 7 1 9
Application Number:

ST. 10/C): [J P 2 0 0 3 - 0 2 4 7 1 9]

願 人 N E C エレクトロニクス株式会社
Applicant(s):

CERTIFIED COPY OF
PRIORITY DOCUMENT

2 0 0 3 年 9 月 1 2 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康



BEST AVAILABLE COPY

出証番号 出証特 2.003-3075527

【書類名】 特許願
 【整理番号】 74120025
 【あて先】 特許庁長官殿
 【国際特許分類】 H01L 21/768

H01L 21/316

【発明者】

【住所又は居所】 神奈川県川崎市中原区下沼部 1 7 5 3 番地

NECエレクトロニクス株式会社内

【氏名】 森田 昇

【発明者】

【住所又は居所】 神奈川県川崎市中原区下沼部 1 7 5 3 番地

NECエレクトロニクス株式会社内

【氏名】 宇佐美 達矢

【発明者】

【住所又は居所】 神奈川県川崎市中原区下沼部 1 7 5 3 番地

NECエレクトロニクス株式会社内

【氏名】 大音 光市

【発明者】

【住所又は居所】 神奈川県川崎市中原区下沼部 1 7 5 3 番地

NECエレクトロニクス株式会社内

【氏名】 大西 貞之

【発明者】

【住所又は居所】 神奈川県川崎市中原区下沼部 1 7 5 3 番地

NECエレクトロニクス株式会社内

【氏名】 有田 幸司

【発明者】

【住所又は居所】 神奈川県川崎市中原区下沼部 1 7 5 3 番地

NECエレクトロニクス株式会社内

【氏名】 北尾 良平

【発明者】

【住所又は居所】 神奈川県川崎市中原区下沼部 1 7 5 3 番地
N E C エレクトロニクス株式会社内

【氏名】 佐々木 洋一

【特許出願人】

【識別番号】 302062931

【氏名又は名称】 N E C エレクトロニクス株式会社

【代理人】

【識別番号】 100109313

【弁理士】

【氏名又は名称】 机 昌彦

【電話番号】 03-3454-1111

【選任した代理人】

【識別番号】 100085268

【弁理士】

【氏名又は名称】 河合 信明

【電話番号】 03-3454-1111

【選任した代理人】

【識別番号】 100111637

【弁理士】

【氏名又は名称】 谷澤 靖久

【電話番号】 03-3454-1111

【手数料の表示】

【予納台帳番号】 191928

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0215753

【プルーフの要否】 要

OFFICIAL SEAL

【書類名】 明細書

【発明の名称】 半導体装置の製造方法

【特許請求の範囲】

【請求項 1】 プラズマ CVD 法により基板上に絶縁膜を形成するステップの前に、チャンバー内に熱伝導率 0.1W/mk 以上のガスを導入するステップを有することを特徴とする半導体装置の製造方法。

【請求項 2】 前記ガスが、水素またはヘリウムであることを特徴とする半導体装置の製造方法。

【請求項 3】 請求項 1 に記載の絶縁膜が、SiCH、SiCHN、SiOCH であることを特徴とする半導体装置の製造方法。

【請求項 4】 請求項 3 に記載の SiCH 膜が、有機シランと不活性ガスにより形成されることを特徴とする半導体装置の製造方法。

【請求項 5】 請求項 3 に記載の SiCHN 膜が、有機シランと不活性ガスと窒素含有ガスにより形成されることを特徴とする半導体装置の製造方法。

【請求項 6】 請求項 3 に記載の SiOCH 膜が、有機シランと不活性ガスと酸化ガスにより形成されることを特徴とする半導体装置の製造方法。

【請求項 7】 請求項 4, 5, 6 に記載の有機シランがトリメチルシラン、テトラメチルシランまたはトリメチルビニルシランの少なくとも 1 つを有することを特徴とする半導体装置の製造方法。

【請求項 8】 請求項 4, 5, 6 に記載の不活性ガスがヘリウム、アルゴン、キセノンの少なくとも 1 つを有することを特徴とする半導体装置の製造方法。

【請求項 9】 請求項 5 に記載の窒素含有ガスが NH₃ であることを特徴とする半導体装置の製造方法。

【請求項 10】 請求項 6 に記載の酸化ガスが O₂、O₃、CO、CO₂、H₂O の少なくとも 1 つを有することを特徴とする半導体装置の製造方法。

【請求項 11】 基板をチャンバーに搬入するステップと、前記チャンバー内に請求項 2 に記載のガスを導入するステップと、前記チャンバー内に有機シラン、不活性ガスを導入するステップと、前記チャンバー内にプラズマを発生させて基板上に SiCH 膜を形成するステップを有する半導体装置の製造方法。

【請求項 1 2】 基板をチャンバーに搬入するステップと、前記チャンバー内に請求項 2 に記載のガスを導入するステップと、前記チャンバー内に有機シラン、不活性ガス、窒素含有ガスを導入するステップと、前記チャンバー内にプラズマを発生させて基板上に SiCHN 膜を形成するステップを有する半導体装置の製造方法。

【請求項 1 3】 基板をチャンバーに搬入するステップと、前記チャンバー内に請求項 2 に記載のガスを導入するステップと、前記チャンバー内に有機シラン、不活性ガス、酸化ガスを導入するステップと、前記チャンバー内にプラズマを発生させて基板上に SiCOH 膜を形成するステップを有する半導体装置の製造方法。

【請求項 1 4】 銅配線上に請求項 1 2 に記載の方法で SiCHN 膜を形成することを特徴とする半導体装置の製造方法。

【請求項 1 5】 SiCHN 膜上に請求項 1 3 に記載の方法で SiCOH 膜を形成することを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は半導体装置、特に低誘電率層間膜を用いた多層配線構造および製造方法に関するものである。

【0 0 0 2】

【従来の技術】

近年、半導体デバイスの微細化に伴う配線の R C 遅延の増大の問題を解決すべく、配線容量を低減するために層間絶縁膜として比誘電率の低い SiOCH 膜が、バリア絶縁膜、エッチングストッパー膜として SiCH 膜、SiCHN 膜が検討されてきている。これらのプラズマ C V D 法によって形成される絶縁膜は、主に 3 0 0 ～ 5 0 0 度の温度条件で形成されるため、基板温度安定のステップが必要となってくる。図 1 にプラズマ C V D 法によるこれらの絶縁膜の成膜ステップを示す。①チャンバー内に基板を搬入し、②続いてチャンバー内にガスを導入して基板温度を安定させる、③チャンバー内を真空引きし、④チャンバー内に原料ガスを導入

する、⑤プラズマにより基板上に絶縁膜を形成する、⑥基板を搬出する。従来、基板温度安定のステップには、安価なN₂が用いられてきた。

【0.003】

【発明が解決しようとする課題】

しかしながら、基板温度安定をN₂で行った場合、表1に示すように熱伝導率が小さいため、基板温度の上昇が遅くなる。このため、基板温度が低い状態で成膜が開始されるため、絶縁膜成膜初期の膜質が劣化してしまい、下地の絶縁膜および金属膜との密着性劣化の原因となる。

【0004】

【表1】

	熱伝導率 (W/mk)
H ₂	0.1869
He	0.1567
N ₂	0.0260
Ar	0.0179
Xe	0.0055

【0005】

また、Cu配線上にSiN膜を成膜する前にN₂プラズマ処理を行うことにより、配線間TDDB (Time-dependent dielectric breakdown) が劣化することが報告されており (Proceeding of IRPS 2000, pp.339-343)、基板温度安定ステップのN₂が、成膜時に残存することによるTDDBの劣化が懸念される。

【0006】

従って本発明の目的は、絶縁膜成膜初期の膜質を改善し、密着性の良好な絶縁膜の形成方法を提供することである。本発明の他の目的は、信頼性の高い絶縁膜の形成方法を提供することである。

【0007】

【課題を解決するための手段】

本発明においては、基板温度安定ステップに、熱伝導率0.1W/mk以上の水素またはヘリウムを用いることによって、上述した目的を達成するものである。

【0008】

【発明の実施の形態】

本発明の実施の形態にかかる半導体装置について、以下の図面を参照して説明する。

図2は、第1の本実施の形態の半導体装置のシングルダマシン構成を示す部分断面図である。この半導体装置は、Si基板上に形成されたMOSトランジスタ等の素子（図示せず）を覆う下地絶縁膜201上に第1のエッチングストッパー膜202、その上に、第1のSiOCH膜203、その上に第1のハードマスク膜204その積層絶縁層に第1の銅配線210が形成されており、その銅配線の上部を覆うように、第1のバリア絶縁膜211が形成されている。その上に第2のSiOCH膜212、さらにその上の第2のハードマスク膜213が異層間絶縁膜として、形成されている。その異層間絶縁膜と第1のバリア絶縁膜211を貫通して銅プラグ228が形成されている。さらにその上層には、第2のエッチングストッパー膜214、その上に第3のSiOCH膜217、第3のハードマスク膜218が形成されている。その積層絶縁膜には第2の銅配線224が形成されており、その上に第2のバリア絶縁膜223が形成されている。その上層はこの繰り返しが行われ、シングルダマシン構造の多層化配線が形成される。

【0009】

以上構成されている層間膜のうち、第1および第2のバリア絶縁膜、第1および第1のエッチングストッパー膜が前記に記載したSiCH、SiCHNのいずれかであり、またはSiOCH膜が前記で記載したSiOCHであることを特徴とする。

【0010】

次に上述した半導体装置の製造方法を説明する。本実施形態では、半導体装置をダマシン法を用いて製造する。図3～図13はシングルダマシン法によるCu配線の形成工程を順に示す図である。

【0011】

まず、図3（a）に示すように、下地絶縁膜301上に第1のエッチングストッパー絶縁膜302、第1のSiOCH膜303、第1のハードマスク膜304

を順次成膜した。

第1のエッチングストッパー絶縁膜302はSiCH、SiCHNであり、平行平板プラズマCVD法で30nm～150nmの厚さで成膜した。第1のSiOCH膜303は200～1000nm程度の厚さで成膜する。第1のハードマスク膜304はSiO₂、SiN、SiONであり、50nm～200nm程度の厚さで成膜した。

【0012】

それらの上に第1のフォトレジスト305を第1のハードマスク膜304上に形成し、フォトリソグラフィー技術により溝パターン306を形成した。

続いて、図3(b)に示すように、溝パターン306がパターンニングされた第1のフォトレジスト膜305をマスクとして、ドライエッチング技術により第1のハードマスク膜304、第1のSiOCH膜304を得エッチングし、フォトレジスト305を剥離後、全面エッチバックにより、第1のエッチングストッパー膜302を抜き、第1の配線溝パターン307を形成した。

【0013】

次に、図4(a)に示すように、第1のバリアメタル膜308および第1の導体膜309を形成した。第1のバリアメタル膜308はTa、Ta₂N₅、TiN等から構成される膜であり、スパッタリング法またはCVD法により形成される。第1の導体膜309はCu膜または、Cu合金膜であり、スパッタリング法、CVD法、メッキ法により形成した。その後、図4(b)に示すようにCMPによりハードマスク膜上のバリアメタル膜、導体膜を除去し第1の配線310を形成した。

【0014】

次に、図5(a)に示すように、第1のバリア絶縁膜311、第2のSiOCH膜312、第2のハードマスク膜313を順次成膜した。次に、図5(b)に示すようにそれらの上に前記と同様に、フォトリソグラフィー技術によりフォトレジスト315を用いたビアパターンを形成した。次に、図6に示すようにドライエッチング技術により第2のハードマスク膜313、第2のSiOCH膜312をエッチングし、フォトレジスト315を剥離する。その後、全面エッチバック

クにより、第1のバリア絶縁膜311を抜き、ビアパターン316を形成した。

【0015】

次に、図7に示すように、第2のバリア金属膜326および第2の導体膜327を形成した。第2のバリア金属膜326はTa、Ta₂N₅、TiN等から構成される膜であり、スパッタリング法またはCVD法により形成される。第2の導体膜327はCu膜または、Cu合金膜であり、スパッタリング法、CVD法、メッキ法により形成される。その後、図8(a)に示すようにCMPによりハードマスク膜上のバリア金属膜、導体膜を除去し第1の導体プラグ328を形成した。

【0016】

その後、図8(b)のように、その上に第2のエッチングストッパー膜314を形成する。さらに図9のように、第3のSiOCH膜317を形成し、その上に第3のハードマスク膜を形成した。その上に反射防止膜325を形成し、さらにその上から、第3のフォトリソレジスト319で第2配線溝レジストパターン320を形成した。

【0017】

図10のようにフォトリソレジストマスク319により、第3のハードマスク膜318、および第3のSiOCH膜317をエッチング加工し、第3のフォトリソレジスト319を剥離後、全面エッチバックにより、第2のエッチングストッパー膜314の配線パターンを抜いた。図11のように、第3のバリア金属321を形成し、第3の導体膜322を形成した。図12のように、CMPによりハードマスク膜上のバリア金属膜321、導体膜322を除去し第2の配線324を形成した。図13のように、第2のバリア絶縁膜323を形成した。これを繰り返すことにより、多層化配線を形成することができる。

【0018】

図14は本発明に係る方法を実施するための平行平板型プラズマCVD装置を略示したものである。装置は反応チャンバー2内に設置され半導体基板1が載置されるサセプタ3と、サセプタ3内部に内設された抵抗加熱ヒーター5と、反応チャンバー2内にあってサセプタ3と平行に対向して設置されたシャワーヘッド

4 と、外部の真空ポンプ（図示せず）接続された排気口 6 と、半導体基板 1 を反応チャンバー 2 内に搬入もしくは搬出するためのゲート弁 7 と、シャワーヘッドに結合された配管 8 と、配管 8 の両端の間に設置されたバルブ 9 と、高周波発振器 10 からなる。

【0019】

処理ガスは、マスフローコントローラー（図示せず）により所定の流量に制御された後、配管 8 を通じてバルブ 9 を介し反応チャンバー 2 のシャワーヘッド 4 を介して反応チャンバー 2 内に均一に供給される。サセプタ 3 およびシャワーヘッド 4 は高周波電圧の電極として機能し、両者の間の空間に高周波発振器 10 からの高周波電力を供給しプラズマ領域を形成する。

【0020】

はじめに、上述の実施の形態におけるエッチングストッパー膜、バリア絶縁膜として用いたSiCH膜の成膜方法について説明する。平行平板プラズマCVD装置の反応チャンバー 2 内に半導体基板 1 を搬入し150℃～450℃に加熱したサセプタ 3 上に載置する。続いてヘリウムまたは水素を500～10000sccmで反応チャンバー 2 内に導入し、反応チャンバー 2 内の圧力を1.0～10Torrに調整し、5～100秒保持して基板温度を安定させる。5～20秒間反応チャンバー 2 内を真空引きした後、反応チャンバー 2 内に原料ガスとして有機シラン、不活性ガスをそれぞれ100～500sccm、500sccm～2000sccmの流量で導入し、反応チャンバー 2 内の圧力を2.0～10Torrに調整し5～10秒間保持した後、200～500WのRFパワーを印加して半導体基板 1 上にSiCH膜を形成する。前記有機シランはトリメチルシラン、テトラメチルシランまたはトリメチルビニルシランであり、不活性ガスは、ヘリウム、アルゴン、キセノンのいずれか一つまたはこれらの混合物である。基板温度安定をヘリウムで行う場合、その後の真空引きは行わなくてもよい。

【0021】

続いて、上述の実施の形態におけるエッチングストッパー膜、バリア絶縁膜として用いたSiCHN膜の成膜方法について説明する。平行平板プラズマCVD装置の反応チャンバー 2 内に半導体基板 1 を搬入し150℃～450℃に加熱したサセプタ 3 上に載置する。続いてヘリウムまたは水素を500～10000sccmで反応チャンバー

2 内に導入し、反応チャンバー 2 内の圧力を1.0~10Torrに調整し5~100秒保持して基板温度を安定させる。5~20秒間反応チャンバー 2 内を真空引きした後、反応チャンバー 2 内に原料ガスとして有機シラン、不活性ガス、窒素含有ガスをそれぞれ100~500sccm、500sccm~2000sccm、100~500sccmの流量で導入し、反応チャンバー 2 内の圧力を2.0~10Torrに調整し5~10秒間保持した後、200~500WのRFパワーを印加して半導体基板 1 上にSiCHN膜を形成する。前記有機シランはトリメチルシラン、テトラメチルシランまたはトリメチルビニルシランであり、不活性ガスは、ヘリウム、アルゴン、キセノンのいずれか一つまたはこれらの混合物であり、窒素含有ガスはアンモニアである。。基板温度安定をヘリウムで行う場合、その後の真空引きは行わなくてもよい。

【0022】

続いて、上述の実施の形態における層間絶縁膜として用いたSiCOH膜の成膜方法について説明する。平行平板プラズマCVD装置の反応チャンバー 2 内に半導体基板 1 を搬入し150℃~450℃に加熱したサセプタ 3 上に載置する。続いてヘリウムまたは水素を500~10000sccmで反応チャンバー 2 内に導入し、反応チャンバー 2 内の圧力を1.0~10Torrに調整し5~100秒保持して基板温度を安定させる。5~20秒間反応チャンバー 2 内を真空引きした後、反応チャンバー 2 内に原料ガスとして有機シラン、不活性ガス、酸化ガスをそれぞれ500~2000sccm、100sccm~500sccm、200~1000sccmの流量で導入し、反応チャンバー 2 内の圧力を2.0~10Torrに調整し5~10秒間保持した後、200~1000WのRFパワーを印加して半導体基板 1 上にSiCOH膜を形成する。前記有機シランはトリメチルシラン、テトラメチルシランまたはトリメチルビニルシランであり、不活性ガスは、ヘリウム、アルゴン、キセノンのいずれか一つまたはこれらの混合物であり、酸化ガスはO₂、O₃、H₂O、CO、CO₂のいずれか一つまたはこれらの混合物である。基板温度安定をヘリウムで行う場合、その後の真空引きは行わなくてもよい。

【0023】

続いて、本発明の方法を用いて得られる絶縁膜の密着性改善の効果を以下に示す。基板温度安定ステップの条件は表 2 に示す通りで、それ以外のステップは従来条件と同一条件で行った。

【0024】

【表2】

	従来例	実施例
ガス	N ₂	He
ガス流量(sccm)	2500	2500
圧力(Torr)	5	5
温度(°C)	350	350
時間(sec)	60	60

【0025】

まず、本発明の方法を用いて得られるバリア絶縁膜とCu膜との密着強度測定結果を図15に示す。密着強度測定はスクラッチテストにより行った。SiCH、SiCHNとも本発明により密着性が改善されている。従来条件では、成膜初期の基板温度が低いため、炭素濃度が高くCu膜との密着性が劣化したものと考えられる。続いて、本発明のSiCHN膜を図2に記載の半導体装置のバリア絶縁膜として用いた場合の、エレクトロマイグレーション耐性評価結果を図16に示す。本発明により、エレクトロマイグレーション耐性が改善されており、Cu膜との密着性改善の効果であると考えられる。

【0026】

次に、本発明の方法を用いて得られるSiOCH膜の、SiCNH膜上に成膜した場合の密着強度測定結果を図17に示す。密着強度測定は4点曲げ法により行った。本発明により密着性が改善されている。前記のSiCH膜、SiCHN膜と同様に、従来条件では、成膜初期の基板温度が低いため、炭素濃度が高く密着性が劣化したものと考えられる。

【0027】

続いて、本発明のSiCHN膜を図2に記載の半導体装置のバリア絶縁膜として用いた場合の、配線間TDDB評価結果を図18に示す。本発明により、配線間TDDB寿命が10倍程度改善されているのがわかる。また、従来例の基板温度安定ステップにN₂を用いた場合、基板温度安定ステップ後の真空引きステップを、10秒から5秒に変更した場合、配線間TDDB寿命が1/10程度に悪化すること

が確認されており、本発明における配線間 T D D B の改善は、成膜ガス中への N₂ の混入が防止されたことによると考えられる。

【0028】

【発明の効果】

以上説明したように、本発明によれば、基板温度安定ステップに熱伝導率 0.1W/mk 以上の水素、ヘリウムを用いることによって、絶縁膜成膜初期の膜質を改善し、密着性が良好で信頼性の高い絶縁膜を形成することができる。

【図面の簡単な説明】

【図 1】

プラズマ C V D 法による絶縁膜の成膜フロー

【図 2】

本発明のシングルダマシン構造の断面図

【図 3】

本発明のシングルダマシンのプロセスフローの説明図

【図 4】

本発明のシングルダマシンのプロセスフローの説明図

【図 5】

本発明のシングルダマシンのプロセスフローの説明図

【図 6】

本発明のシングルダマシンのプロセスフローの説明図

【図 7】

本発明のシングルダマシンのプロセスフローの説明図

【図 8】

本発明のシングルダマシンのプロセスフローの説明図

【図 9】

本発明のシングルダマシンのプロセスフローの説明図

【図 10】

本発明のシングルダマシンのプロセスフローの説明図

【図 11】

本発明のシングルダマシンのプロセスフローの説明図

【図 1 2】

本発明のシングルダマシンのプロセスフローの説明図

【図 1 3】

本発明のシングルダマシンのプロセスフローの説明図

【図 1 4】

本発明で用いた平行平板型 C V D 装置の構成図

【図 1 5】

本発明と従来条件の、C u 膜とバリア絶縁膜との密着性強度比較

【図 1 6】

本発明と従来条件のエレクトロマイグレーション寿命比較

【図 1 7】

本発明と従来条件の、S i C H N 膜と S i C O H 膜との密着性強度比較

【図 1 8】

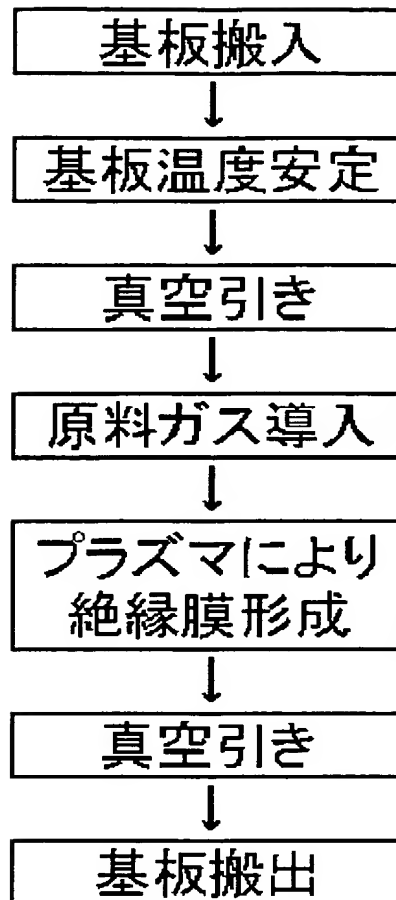
本発明と従来条件の、T D D B 寿命比較

【符号の説明】

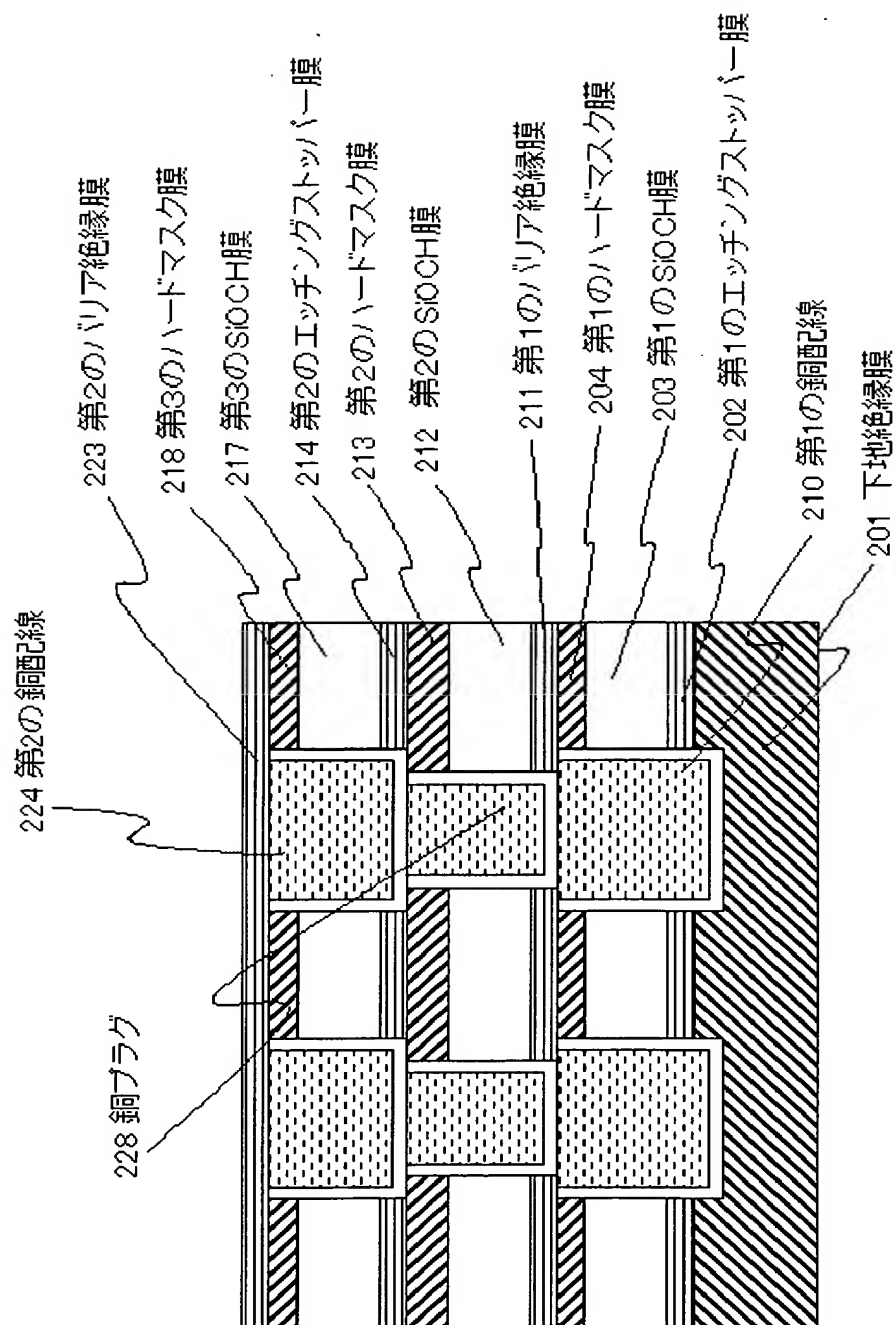
- 1 半導体基板
- 2 反応チャンバー
- 3 サセプタ
- 4 シャワーヘッド
- 5 ヒーター
- 6 排気口
- 7 ゲート弁
- 8 配管
- 9 バルブ
- 1 0 高周波発振器

【書類名】 図面

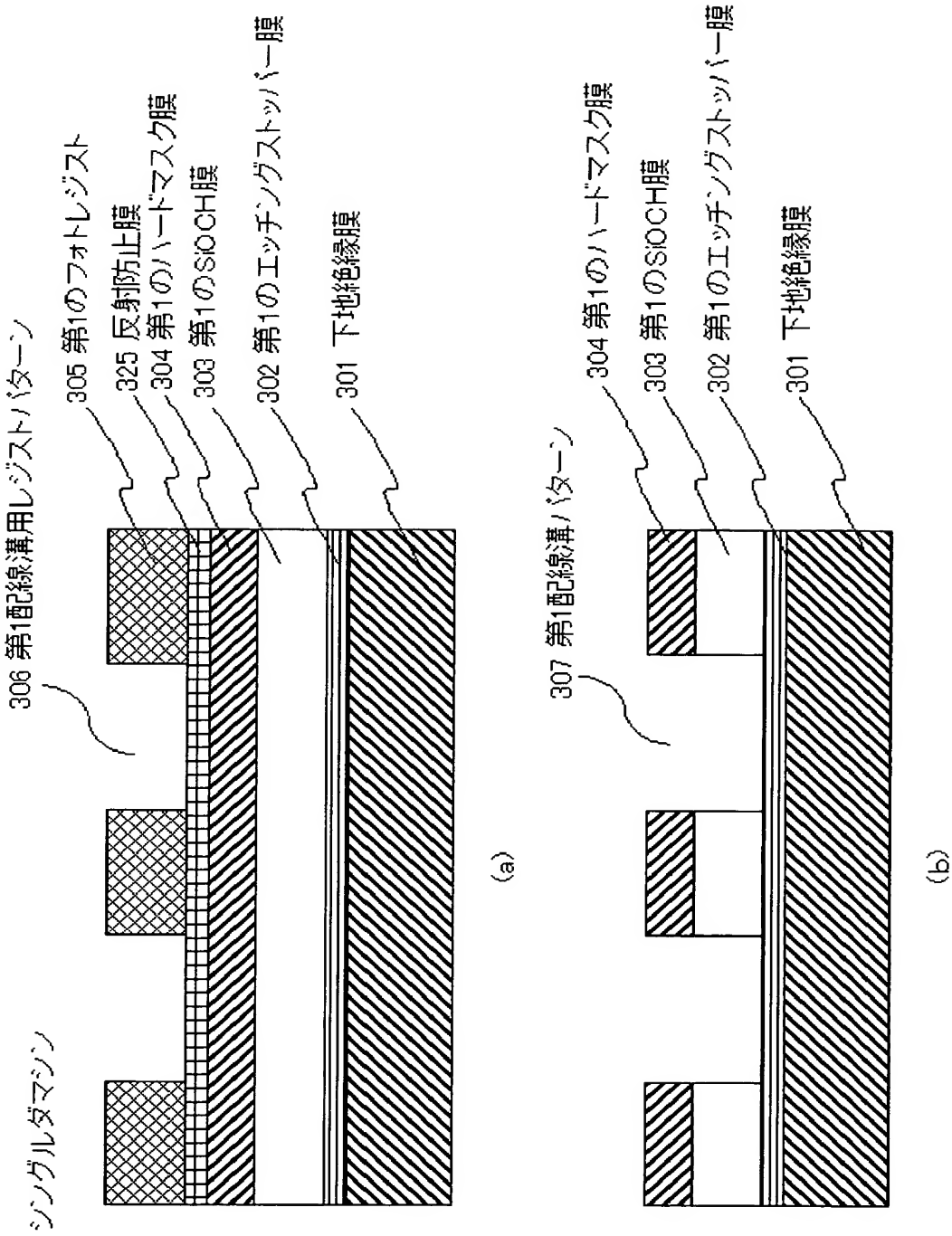
【図 1】



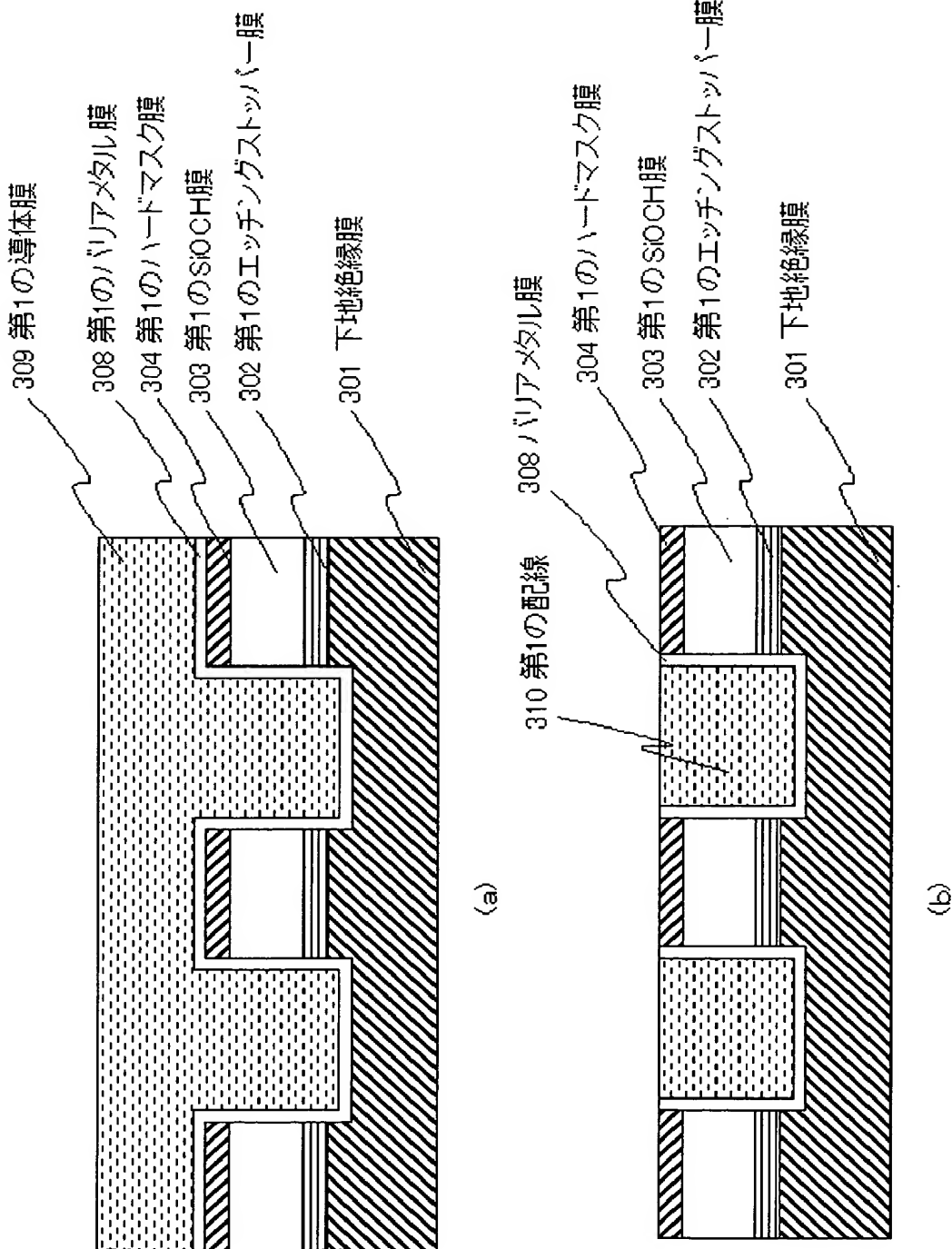
【図 2】



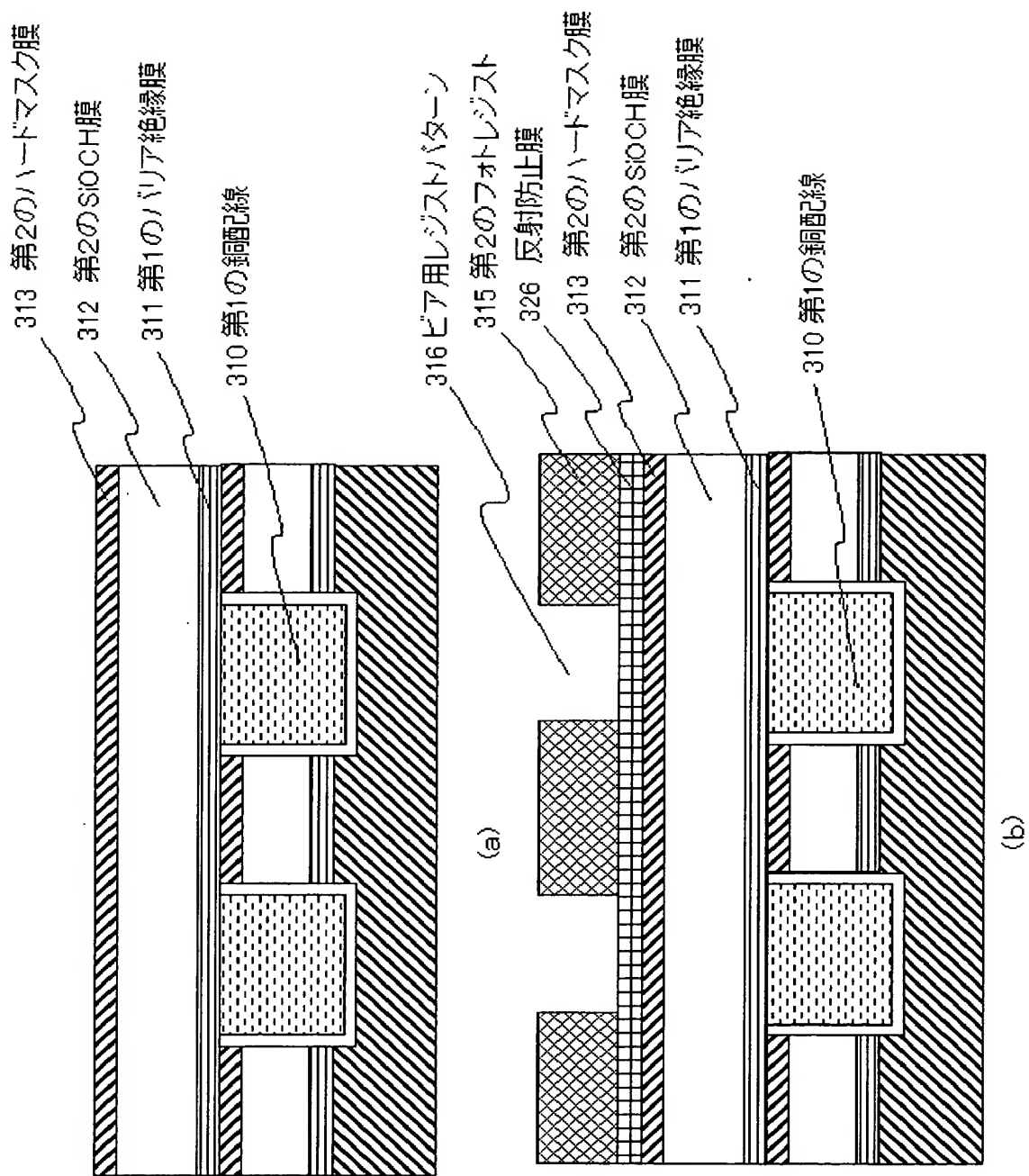
【図 3】



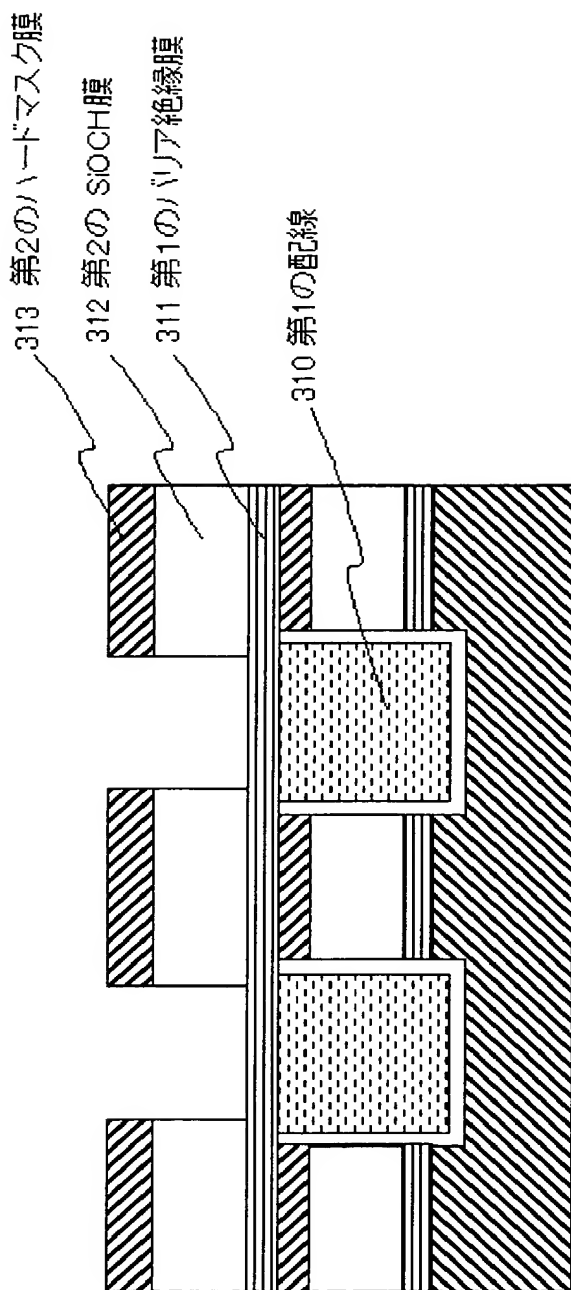
【図 4】



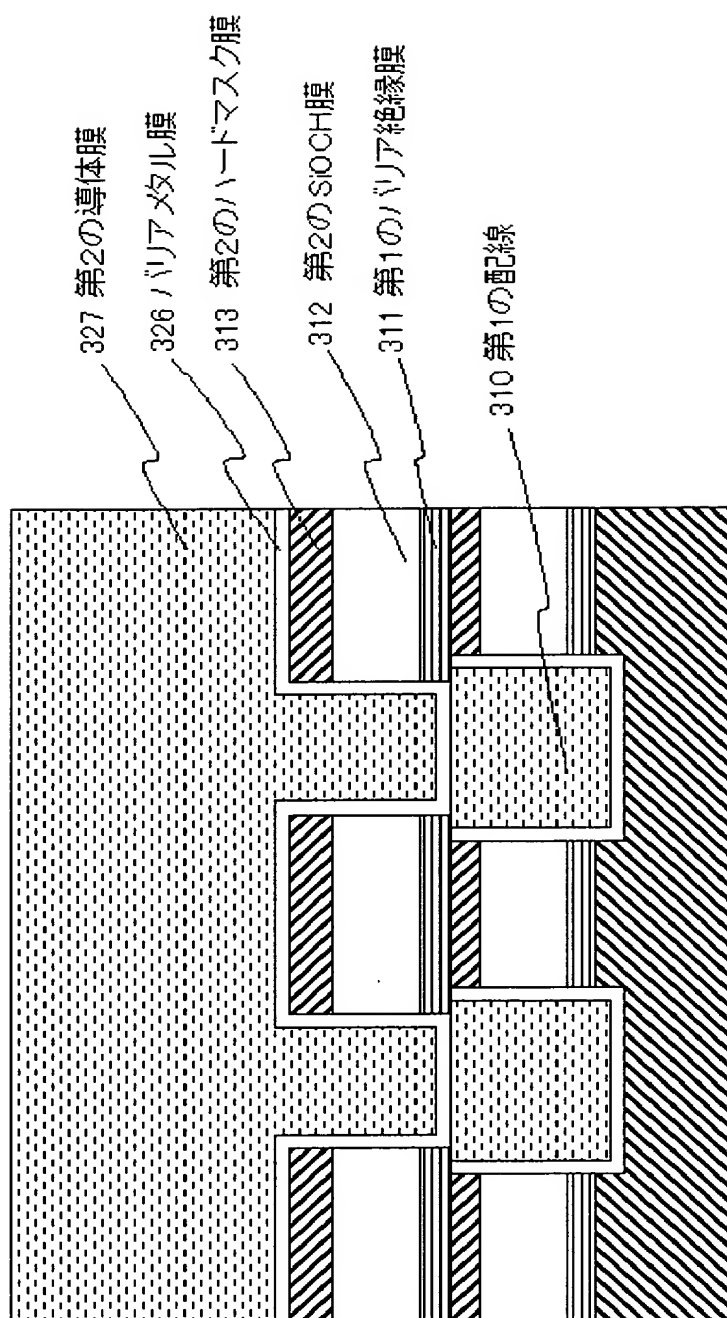
【図 5】



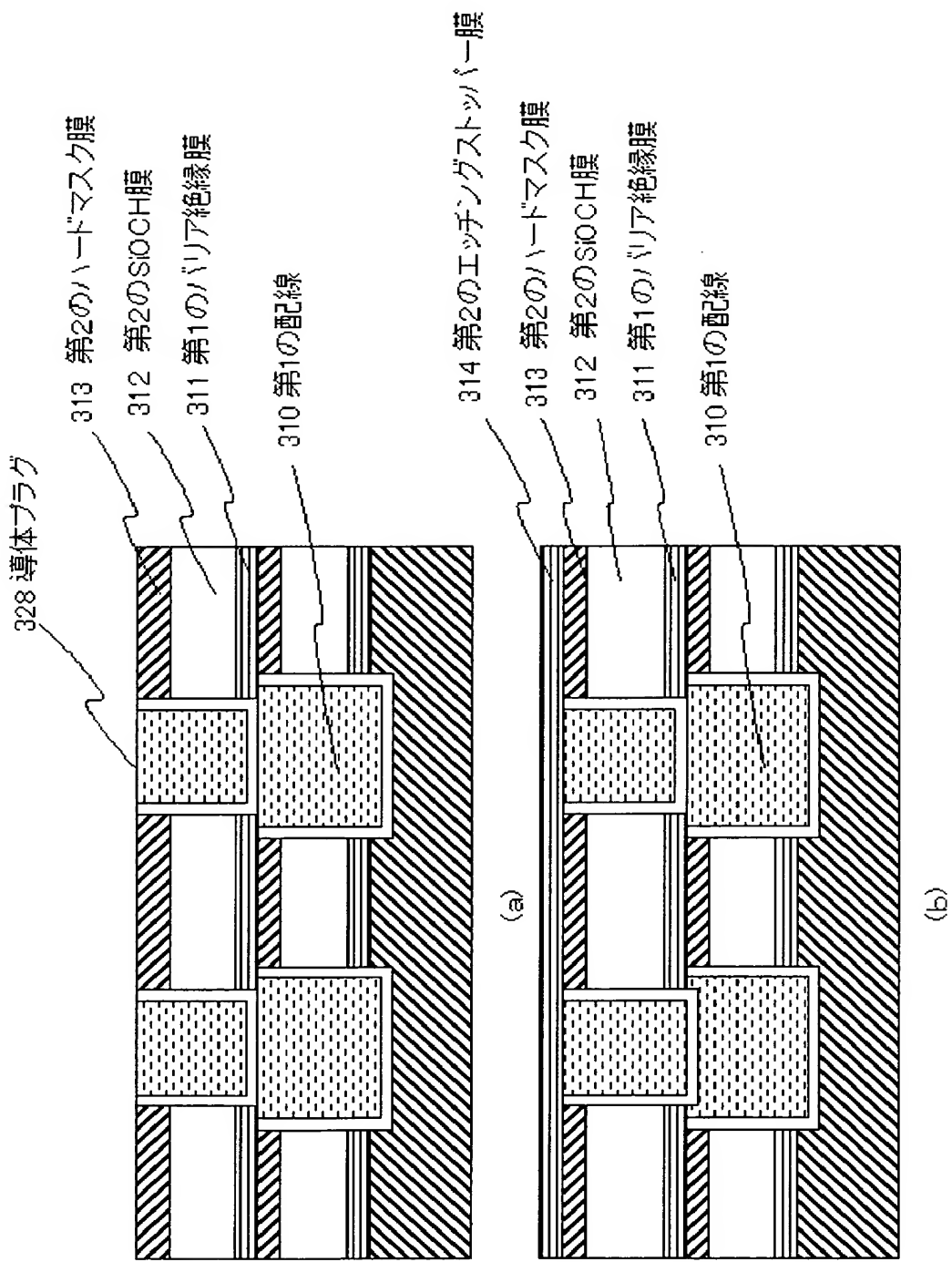
【図 6】



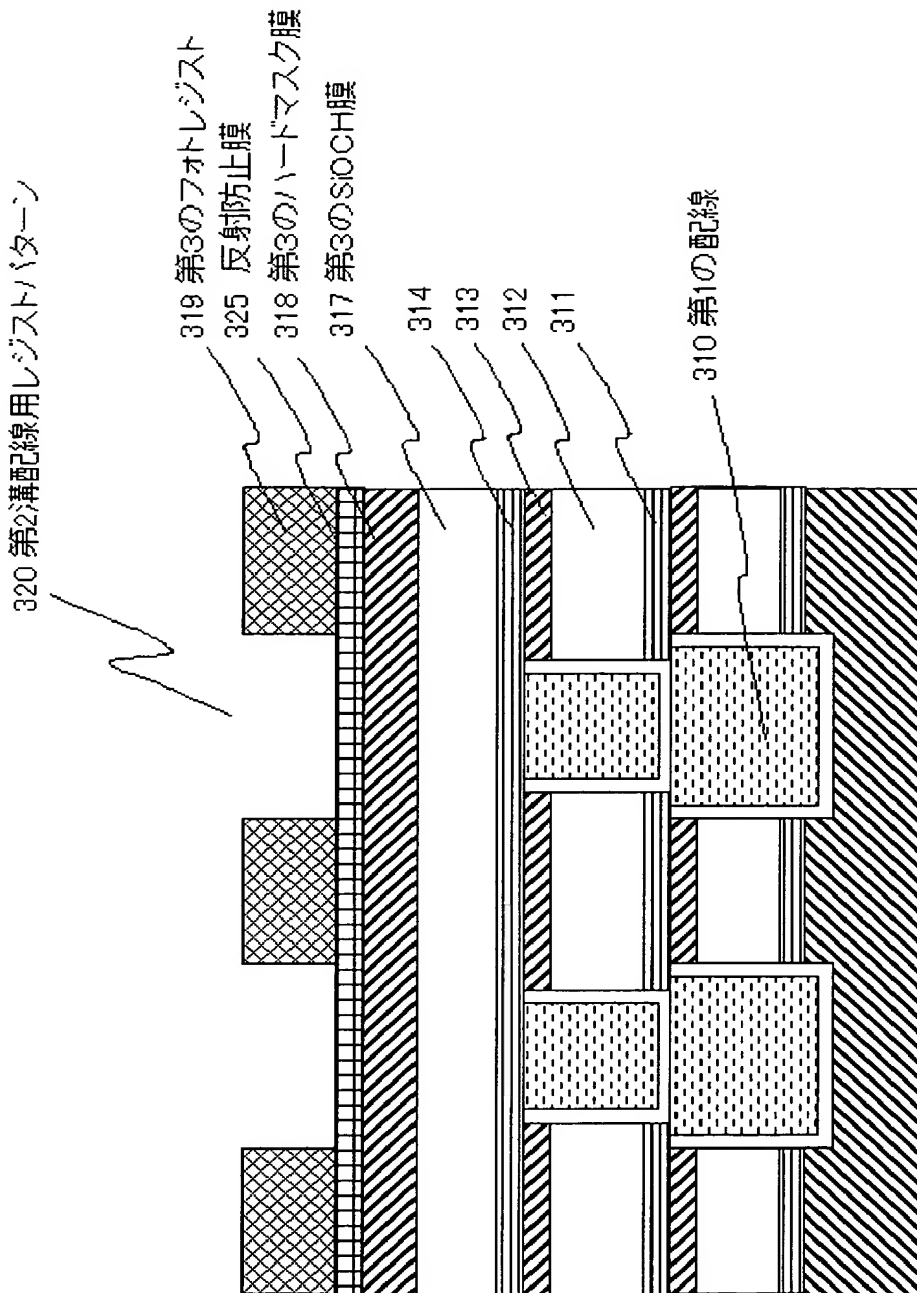
【図 7】



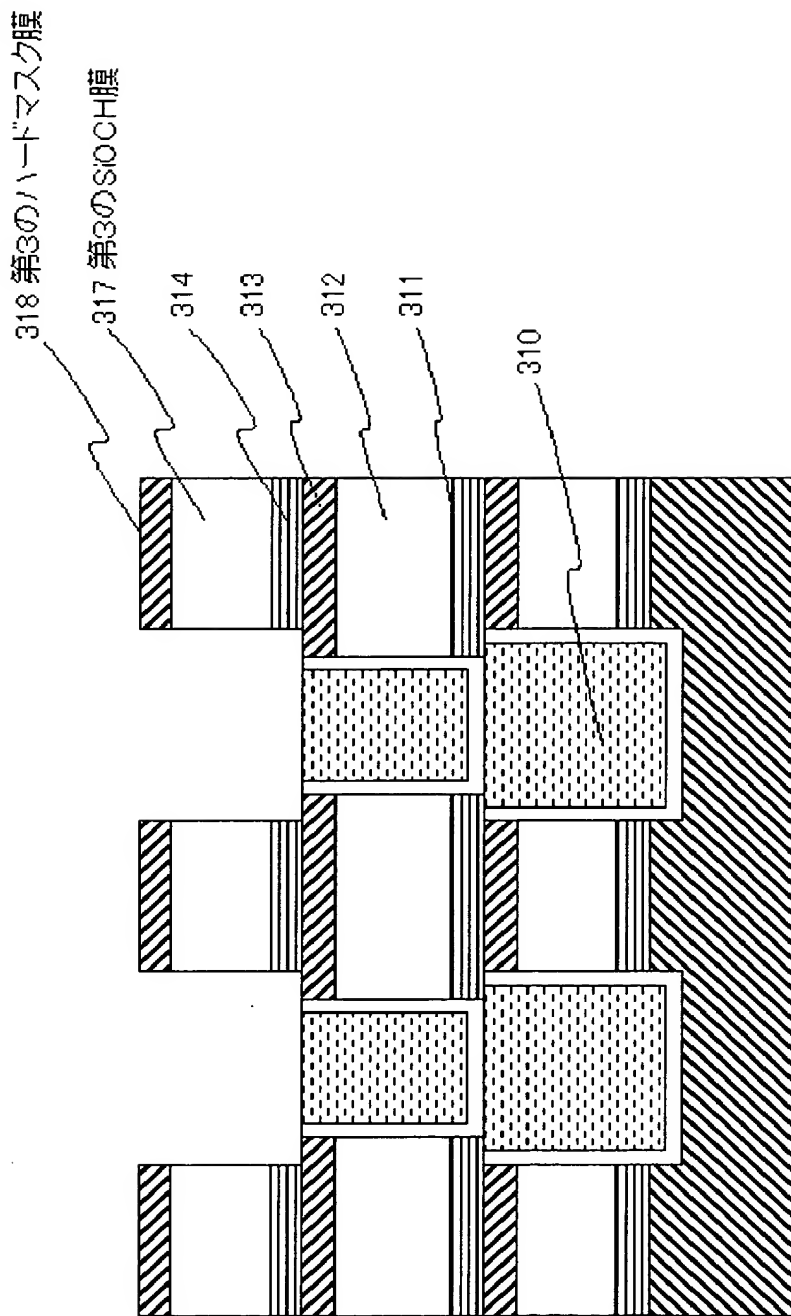
【図 8】



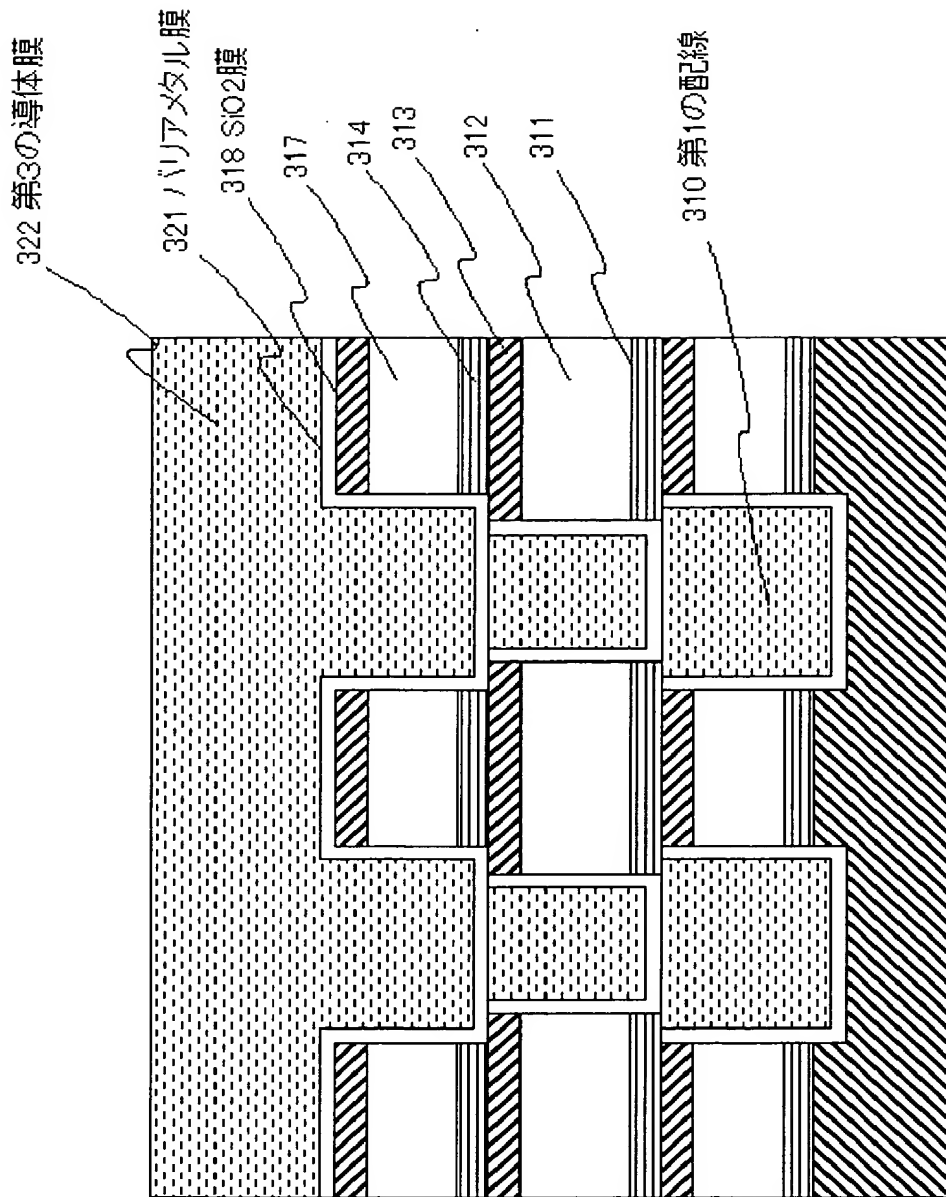
【図 9】



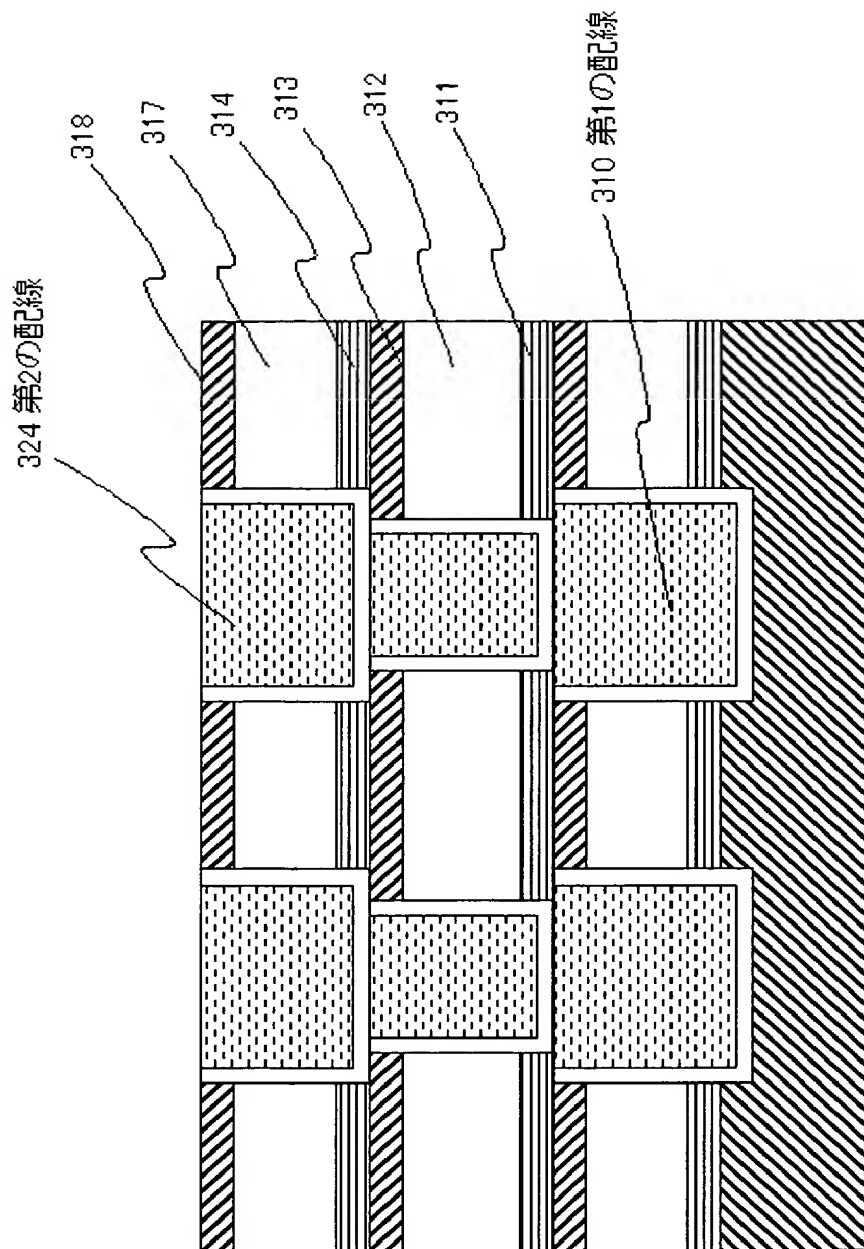
【図 10】



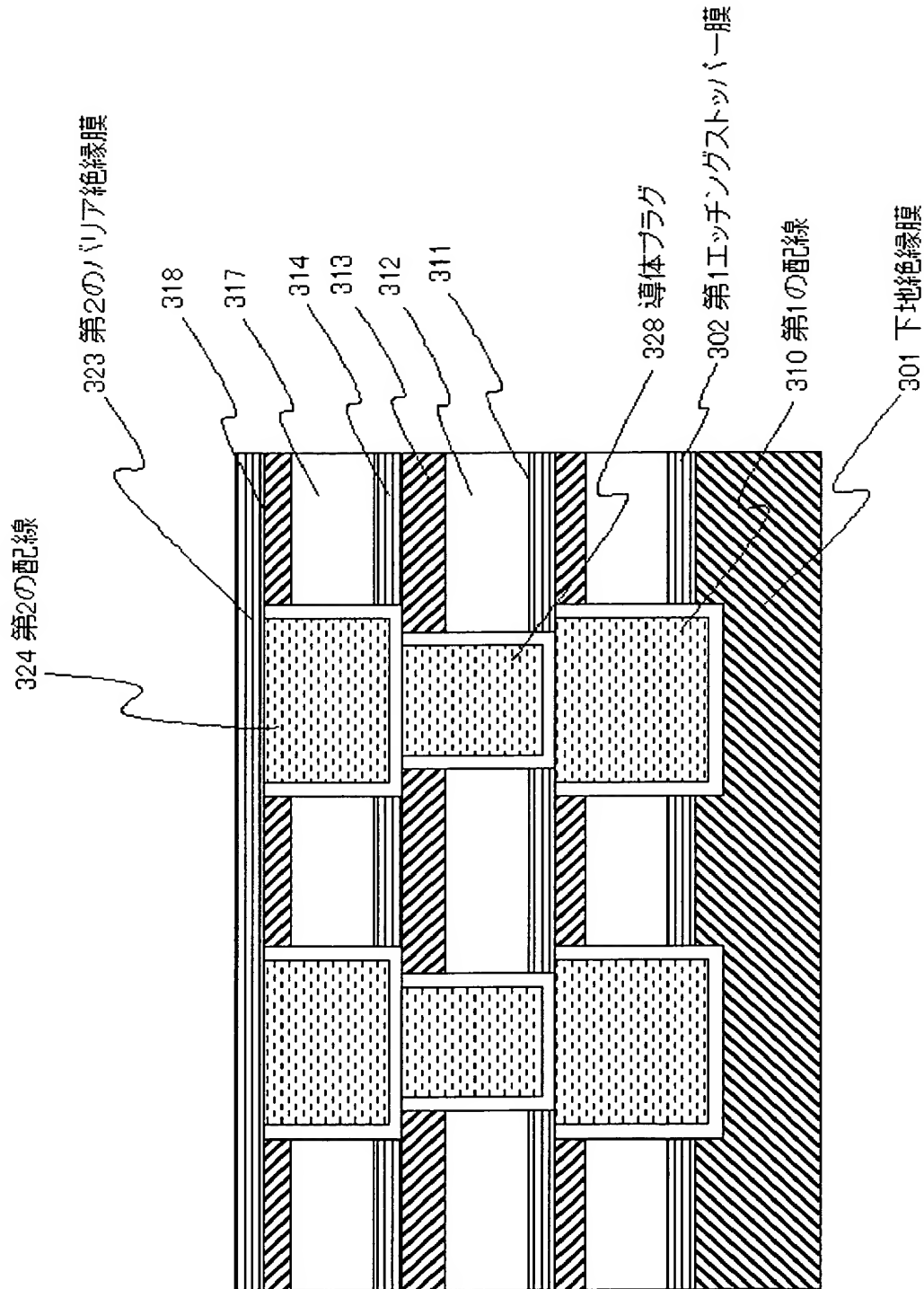
【図 11】



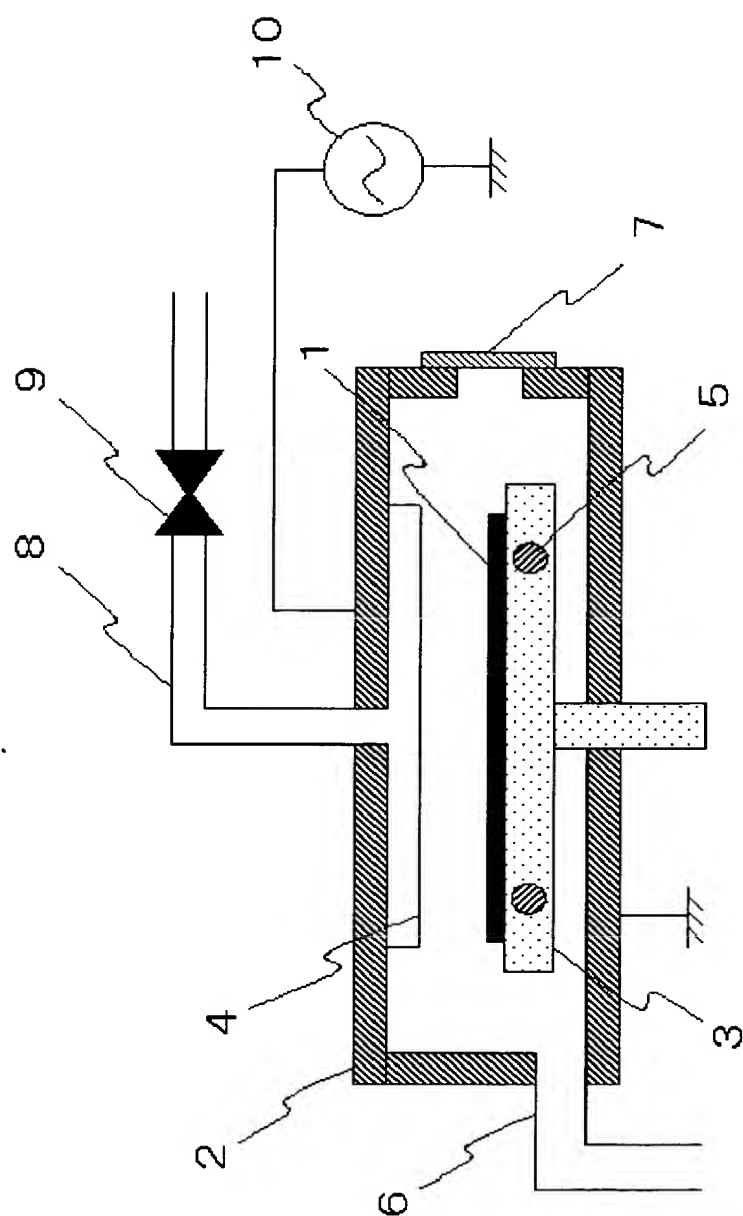
【図 12】



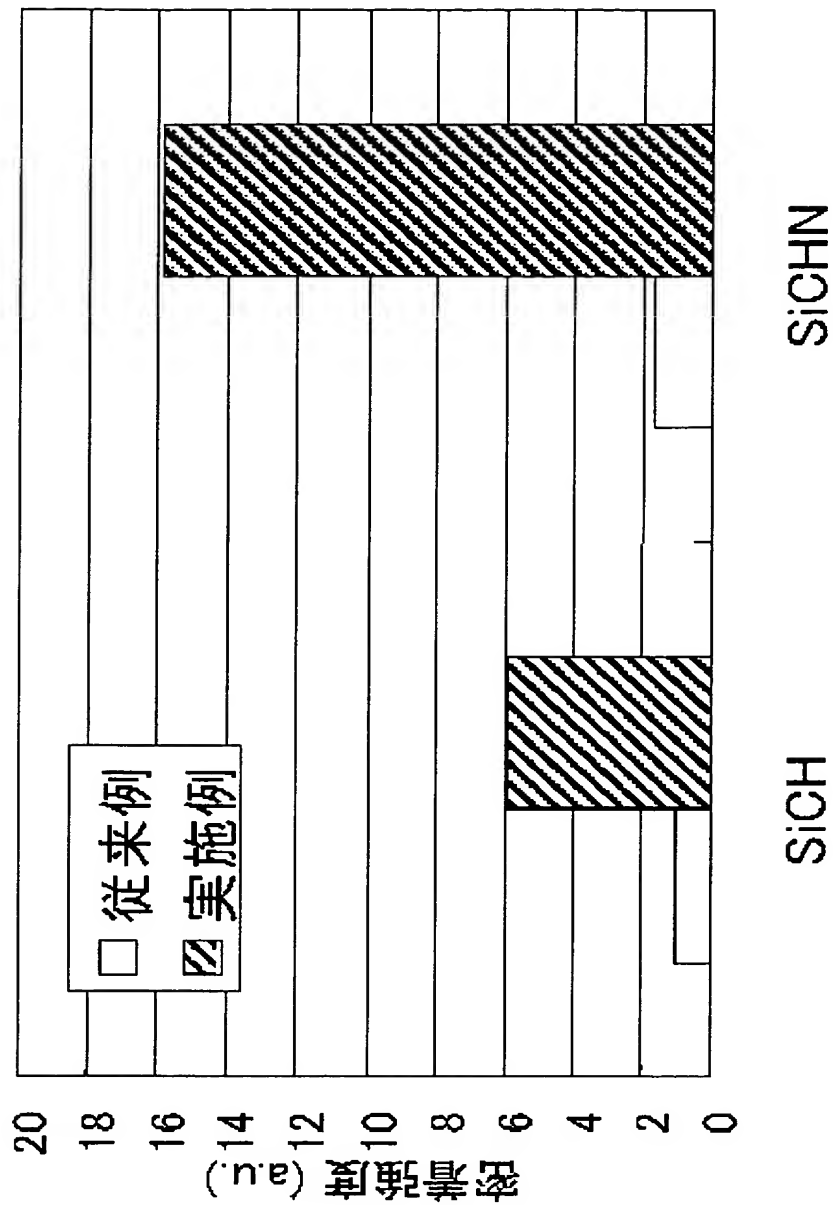
【図 13】



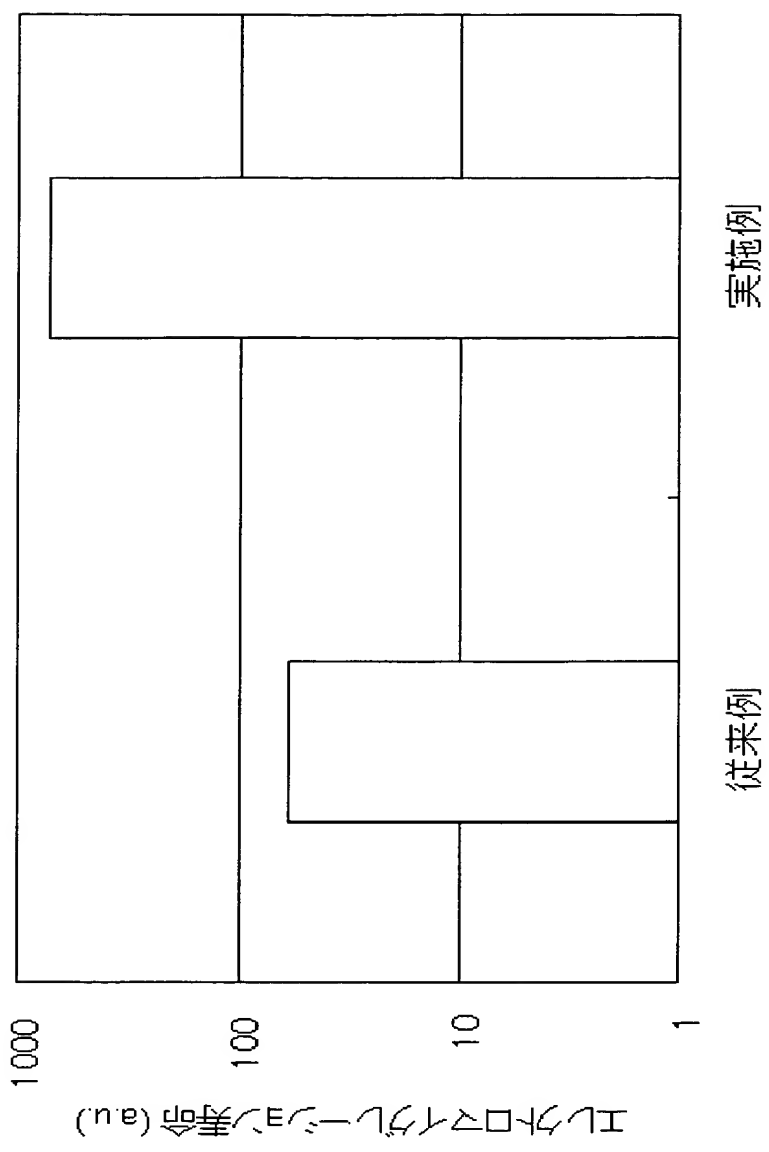
【図 14】



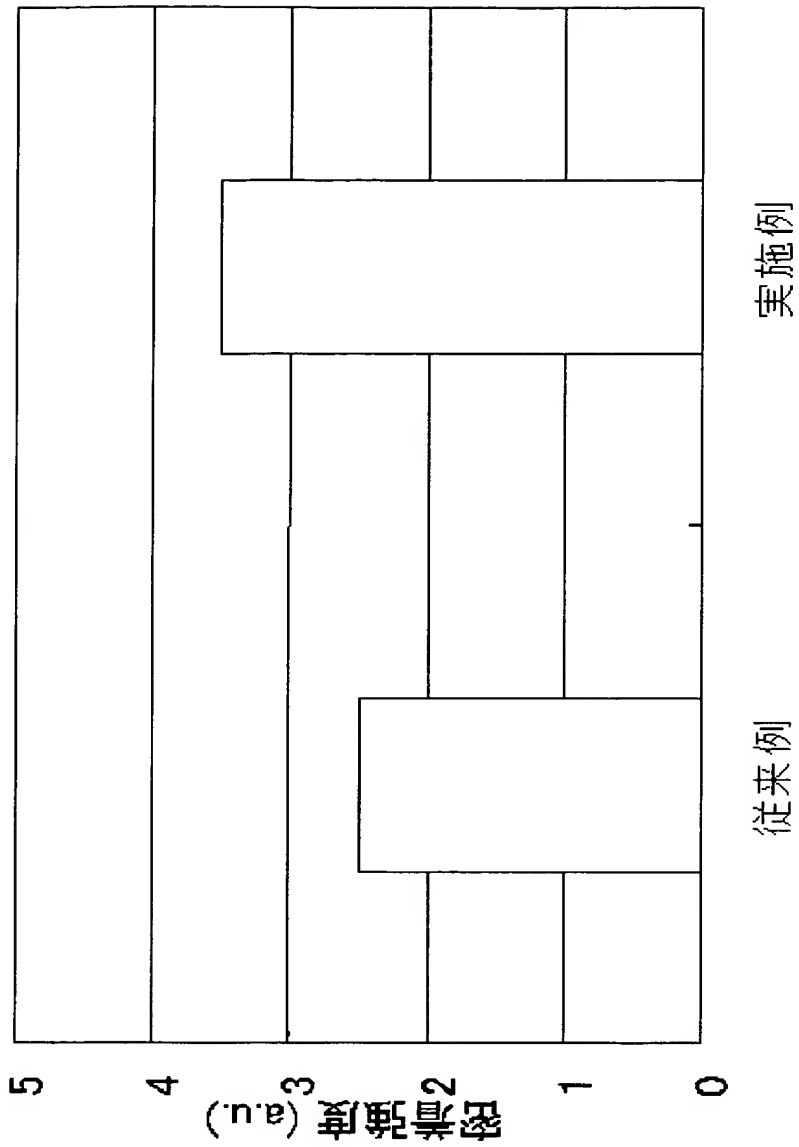
【図 15】



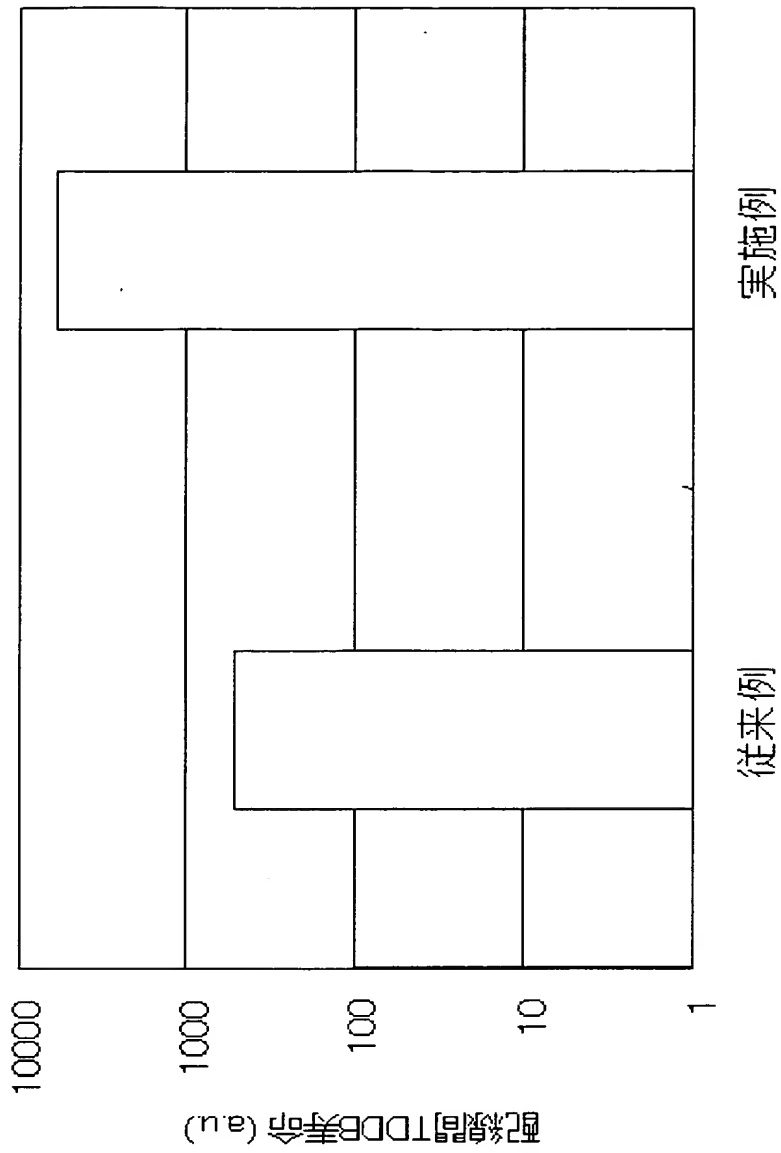
【図 1 6】



【図 1 7】



【図 18】



【書類名】 要約書

【要約】

【課題】 Cu 膜および絶縁膜に対して高い密着性を有し、信頼性の高い絶縁膜の形成方法を与える。

【解決手段】 Cu 膜および絶縁膜上に絶縁膜を形成するステップの前に、チャンバー内に熱伝導率 0.1W/mk 以上のガスを導入するステップを含むことにより、絶縁膜成膜初期の膜質を改善し、密着性が良好で信頼性の高い絶縁膜を形成する。

【選択図】 図 1

認定・付加情報

特許出願の番号	特願 2 0 0 3 - 0 2 4 7 1 9
受付番号	5 0 3 0 0 1 6 1 2 9 7
書類名	特許願
担当官	第五担当上席 0 0 9 4
作成日	平成 1 5 年 2 月 3 日

< 認定情報・付加情報 >

【提出日】	平成15年 1月31日
-------	-------------

次頁無

特願 2 0 0 3 - 0 2 4 7 1 9

出 願 人 履 歴 情 報

識別番号

[3 0 2 0 6 2 9 3 1]

1. 変更年月日

2 0 0 2 年 1 1 月 1 日

[変更理由]

新規登録

住 所

神奈川県川崎市中原区下沼部 1 7 5 3 番地

氏 名

N E C エレクトロニクス株式会社